

# Empyrean SMCB<sup>®</sup>

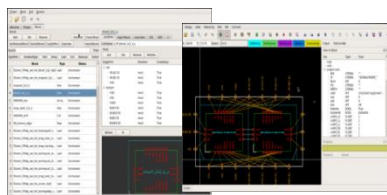
## 存储器编译器开发工具

## 功能与优势

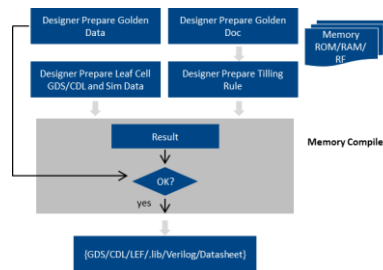
### 概述

Empyrean SMCB<sup>®</sup>是华大九天针对Memory Compiler设计需求提供的一体化开发平台。存储器编译器是晶圆制造厂为客户提供的重要基础IP之一，用来生成不同容量的存储器及相关数据文件。

华大九天存储器编译器开发工具Empyrean SMCB<sup>®</sup>提供了电路拼接、版图拼接、特征化提取及IP发布等功能，为设计师提供了一站式存储器编译器开发解决方案。该工具通过创新性的存储器编译器电路和版图拼接技术，显著提升了电路和版图拼接、关键路径生成以及存储器实例化的效率。同时，该工具为不同类型的存储器提供了通用的存储器编译器发布功能，为晶圆制造厂同时发布多工艺、多类型的存储器编译器提供了技术支撑。



Empyrean SMCB<sup>®</sup>主界面



Empyrean SMCB<sup>®</sup>流程

- 一站式存储器编译器开发解决方案
- 通过创新性的存储器编译器电路和版图拼接技术，显著提升了电路和版图拼接、关键路径生成以及存储器实例化的效率
- 通用Memory Compiler开发平台，适用各类型Memory Compiler开发（单端口、双端口、RAM、OM、寄存器…）
- 基于用户配置自动产生Verilog/CDL/LEF/GDS/LIB以及Datasheet
- 数据与框架分离的发布形式，通用的GUI界面，帮助用户轻松完成Memory Compiler发布
- 多Memory IP统一开发和发布管理平台
- 支持TCL脚本的二次开发和扩展

### 功能

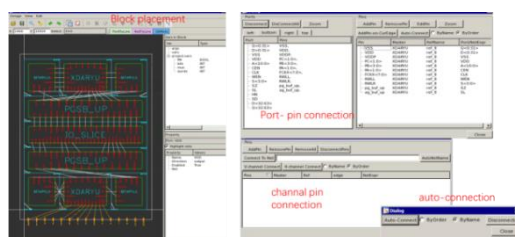
#### □ 基于Block的图形化拼接

“Block”类似于Symbol，通过层次化来描述版图和模块之间的连接，同时产生连接关系和拼接关系。常见Block有3种类型：

- Leaf (gds and/or cdl)，定义Port顺序；
- Hierarchy, Tiling关系，放入格点后自动对齐，自动调整模块大小；
- Array，使用每一个Reference上的自动变量（行、列）描述出现的规律。

“连接”使用点对点来模拟版图上的相邻连接关系，主要特点如下：

- 分为对Block上层的Port连接和内部的net连接；
- 自动连接功能，可以自动完成大多数连线的连接；
- 支持Net表达式，Bus bit拆分。

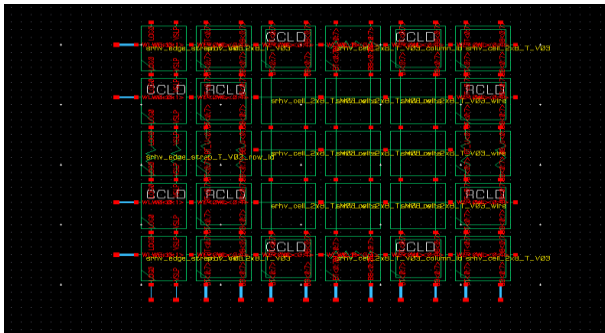


Empyrean SMCB<sup>®</sup>拼接

## □ 存储器化简仿真

在已经设计好的CDL连线基础上，对Array结构进行简化，通过使用带M值的R/C网络，减少总体的器件数目，同时保证总体电容及电阻不变，在保证仿真精度的同时提高仿真速度。

**PI模型约简:** Empyrean SMCB®中提供Reduced Block做为专门的仿真化简Block，用户可以将一个将多行多列的Array，约减为CRC结构的PI模型，在输出Circuit Netlist时会自动用约减后的Reduced Block来替换原来的CDL网表定义中的Block，从而实现了自动生成约减网表的功能。

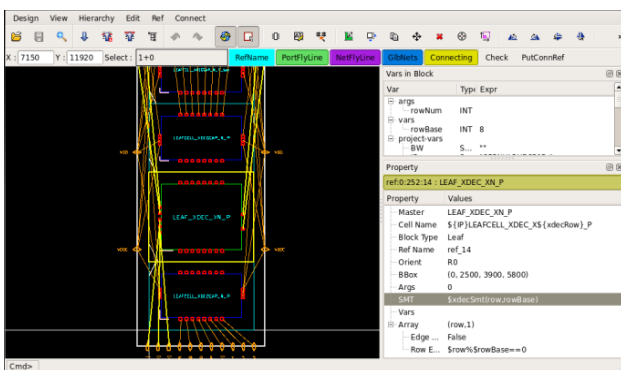


PI 模型约简

## □ Smart Option

SMT(即Smart Option)允许用户在Leaf GDS Cell中定义特定格式的Label，这些Label指定了该版图可供程序使用的一系列操作选项，SMT支持的操作几乎覆盖所有基础版图编辑操作，包括：创建各类图形，创建或删除Instance等。

**SMT跳线:** Decode模块通常是一个n行一列的Array，位于不同行上的主单元需要有不同的跳线方法，可以通过设置对应的SMT Label,再设置主单元的Ref属性列表中(如图中右下角灰色高亮部分)的SMT属性，再通过调用函数快速完成跳线连接。

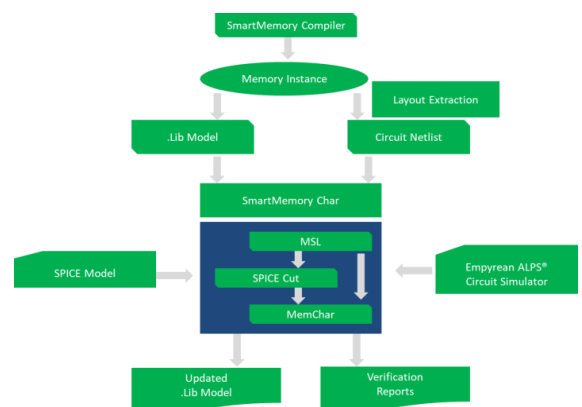


Decode SMT 跳线

## □ 仿真提库流程

仿真提库流程集成TCL脚本语言，实现了灵活和开放的仿真提库流程，该流程中用户可以自定义输入参数，仿真变量激励波形以及仿真器。自动化的脚本完成仿真数据的抓取，并生成电路设计中常用的va/lib等格式的文件。

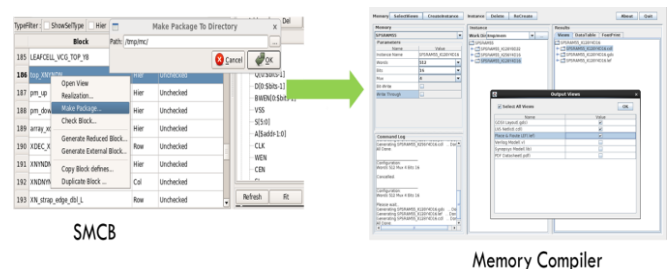
- 参数矩阵、PVT、用户变量定义的 Deck (Simulator/Stim/Measure/Option等)
- 可以扩展针对某些Deck的特殊Stim/OPT/Meas等
- 支持多进程同时仿真，自动根据仿真器统计仿真结果，并侦测仿真中的错误
- 自动检查结果正确性，根据依赖关系（网表，输入参数变化，公式变化等Deck内容变化），只仿真变化和有错误的分支
- 仿真数据作为二进制的db文件存储，也可以生成 excel表格供查看
- 文档产生器genDoc会利用这个db文件计算文档模板中的变量值，自动差值计算



特征化流程

## □ Memory Compiler打包

- 数据与框架分离的发布形式，通用的GUI界面
- 可配置的Memory Compiler 界面
- 多Memory IP 统一管理界面
- 支持版图size预览，以及多Corner Timing数据预览



## 支持的平台

- X86 64-bit:  
Red Hat Enterprise or CentOS V6 and V7