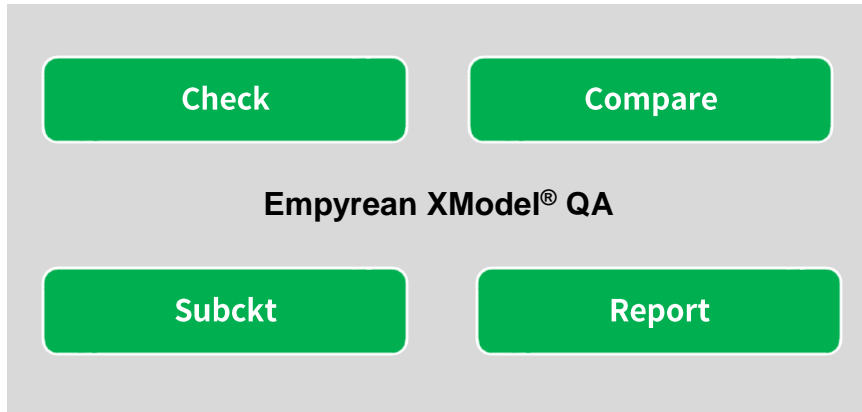


Empyrean XModel[®] QA

器件模型质量验证工具

功能与优势



■ 模型验证项目

- 内置业界常用QA Task
- GUI XYP 设定画图界面
- 批量 Task 修改语法编辑器
- 数据条件 Vdata 功能
- 自定义 Circuit 界面
- 全局 Variable 功能

■ 模型对比功能

- 模型版本对比
- 模型 vs. 条件对比
- 仿真器模型对比
- 数据 vs. 模型对比
- 数据 vs. 数据对比
- 模型批量对比

■ 电路验证

- 网表电路 自定义界面
- 子电路模型自定义界面
- 内置子电路验证包含蒙特卡洛分析, RO (Ring Oscillator), SRAM 6T/8T
- 小电路 Post Simulate 功能

■ 验证报告

- PDF/PPT 内置模版
- PPT 自定义模版
- 快选模版 Layout 功能

概述

Empyrean XModel[®] QA器件模型质量验证工具，是全面的SPICE器件模型验证程序、接口、报告和实用程序的集成平台，内置大量业界常用的检验图表用例，能够彻底检查SPICE模型质量并生成硅与化合物器件QA验证结果和报告的工具。由于纳米级工艺先进技术和不断提升的模型复杂性，验证SPICE模型可能会是耗时且复杂的重要关卡。对于庞大复杂模型库与各种先进模型验证内容，采用独家易用界面与语法双系统轻松实现客制化QA验证项目，并且提供快速模型验证功能、模型版本对比验证、不同仿真器仿真结果验证与数据对比验证，通过内置大量用例实现让用户轻松完成模型的验证工作。

器件模型质量验证内容主要为检查模型完整性，检验模型器件电流与电容特性图，并且涵盖了Isub/Igate/1/f噪声等特性。检查模型特性的趋势，涵盖了vth/idsat/Gm/Gds/Rout/LOD等W/L/T的趋势是否正确。支持检查Binning Model的趋势与参数的连续性，确保电学特性的准确性。检查Corner、统计与不匹配模型特性，确认模型与工艺匹配的准确与稳定性。检查基准电路性能，如RO环形振荡器、SRAM器件等讯号延迟或电流匹配性。并且支持用户建立自己的验证电路，来验证属于用户自己的IC设计产品特性目标值。支持检查模拟、射频设计目标，史密斯图和极坐标图绘制，S参数特性检查，负载牵引和谐波平衡模拟和绘图热噪声特性。同时支持使用可批量模型验证与对比功能，可快速完整检视不同工艺、模型版本、不同仿真器模型件的仿真对比验证。

功能

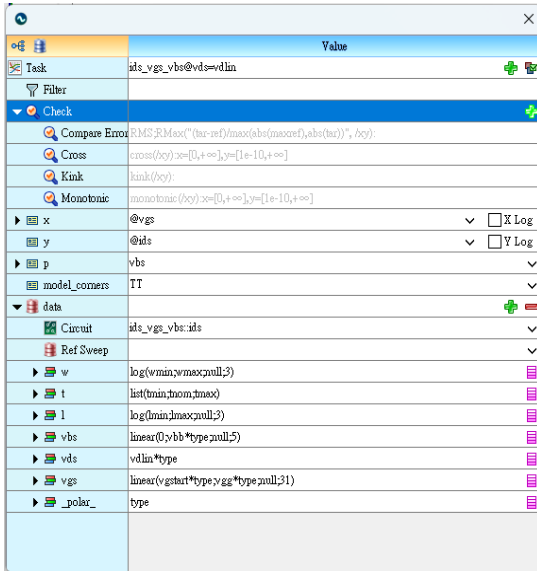
GUI QA Task & 语法双界面

- 首创双界面验证项目设定，可快速批量建立自定义验证项目

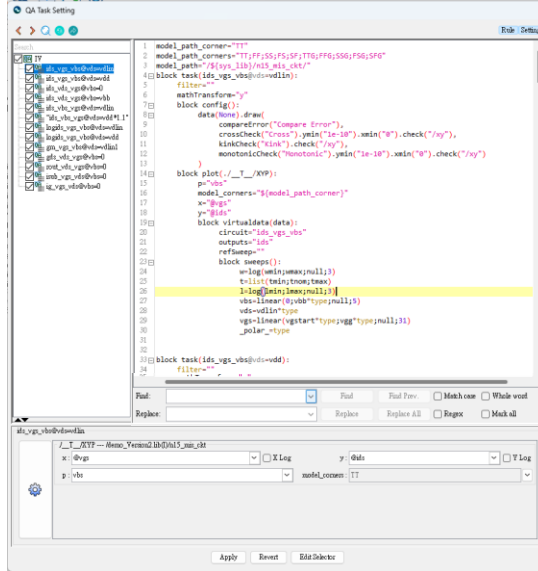
支持模型格式

- Global Model
- Binning Model
- Corner Model
- Mismatch Model
- Statistical Model
- Marco Model
- Verilog-A model

GUI Task QA 建图表视窗



GUI Task QA 语法编辑视窗



支持仿真器

- ALPS
- Internal SPICE
- HSPICE
- Spectre
- ADS
- PSPICE

内置模型验证图表

- 快速可批量建立模型验证任务列表

Model Name	Model Type	Model Parameters	Model Type	Model Parameters
demo_Version1.lib(A)				
n15_mis_ckt	-	d g s b	d g s b	nmos
p15_mis_ckt	-	d g s b	d g s b	pmos
n50_mis_ckt	-	d g s b	d g s b	nmos
p50_mis_ckt	-	d g s b	d g s b	pmos
ndioll	-	p n	p n	diode
pdioll	-	p n	p n	diode
nbdlioll	-	p n	p n	diode
pbdioll	-	p n	p n	diode
nbdlioll	-	p n	p n	diode
pbdioll	-	p n	p n	diode
parasitic_pwdio	-	p n	p n	diode
parasitic_nbdlioll	-	p n	p n	diode
parasitic_pbdlioll	-	p n	p n	diode
npna100_hvbn_ckt	-	c b e l	c b e psusb	npn
npna25_hvbn_ckt	-	c b e l	c b e psusb	npn
npna4_hvbn_ckt	-	c b e l	c b e psusb	npn
pppa100_poly_ckt	-	c b e	c b e	ppp3T
pppa25_poly_ckt	-	c b e	c b e	ppp3T

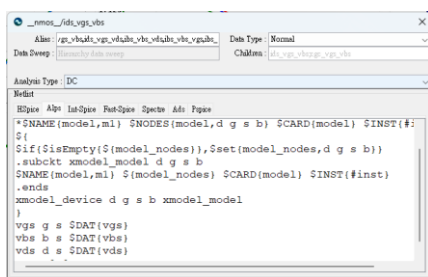
全局Variable验证条件

- 设定全局模型器件电偏压与尺寸条件，快速建立正确模型仿真特性条件

Name	n15_mis_ckt	n15_mis_ckt
Simulator	ALPS	ALPS
Library	demo_Version1.lib(A)	demo_Version1.lib(A_1)
Path	/demo_Version1.lib(A)...	/demo_Version1.lib(A_1)...
ids_norm	ids/(w*shrink)	ids/(w*shrink)
vgs	1.5	3.3
vds	1.5	3.3
vdlin	0.1	0.1
Fovdr	1.1	1.1
vbb	-1.5	-3.3
vgstart	-0.5	-0.5
vgstep	0.01	0.01
icon	1.00E-07	1.00E-07
dw	0	0
dl	0	0
tmin	-55	-55
tmax	150	150
tnom	25	25

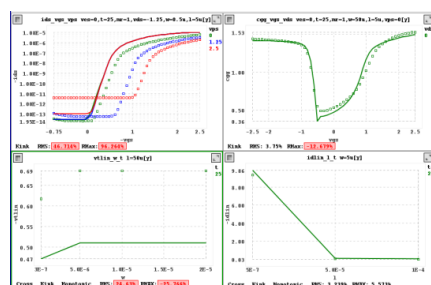
Circuits与Subckt 界面

- 内置标准网表设定并可自定义常用子电路进行验证



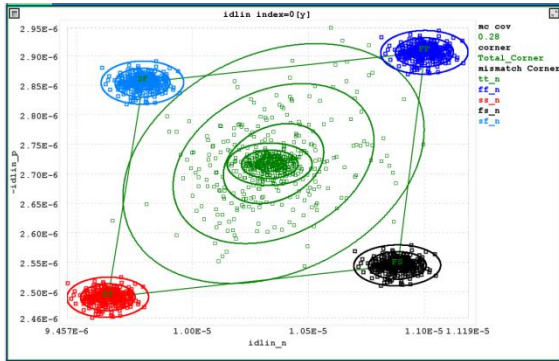
支持标准常用数据格式

- IV/CV/Noise/WAT/Mismatch/统计/S参数数据

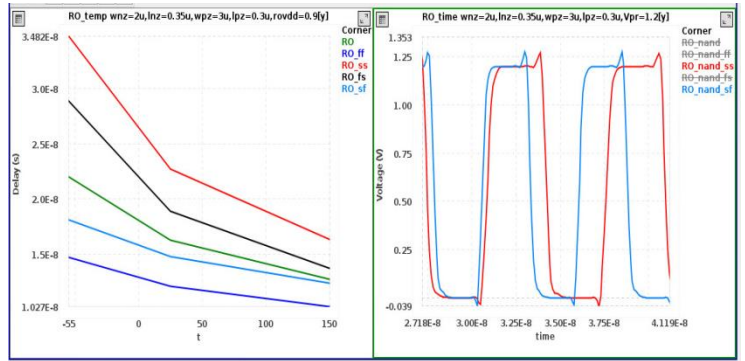
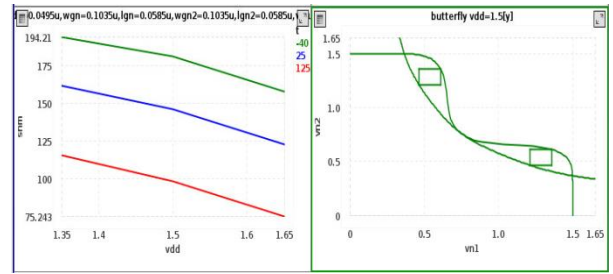


子电路自定义功能

- 内置统计、RO、SRAM验证电路
- RO 可通过Variable指定阶数
- 统计为MosFET Corner统计散布图
- SRAM 包含6T、8T1R1W 与 8T2RW电路结构
- 可自定义Subckt + Circuits建立属于自己的电路验证
- 支持快速Pre 与 Post 仿真结构机制

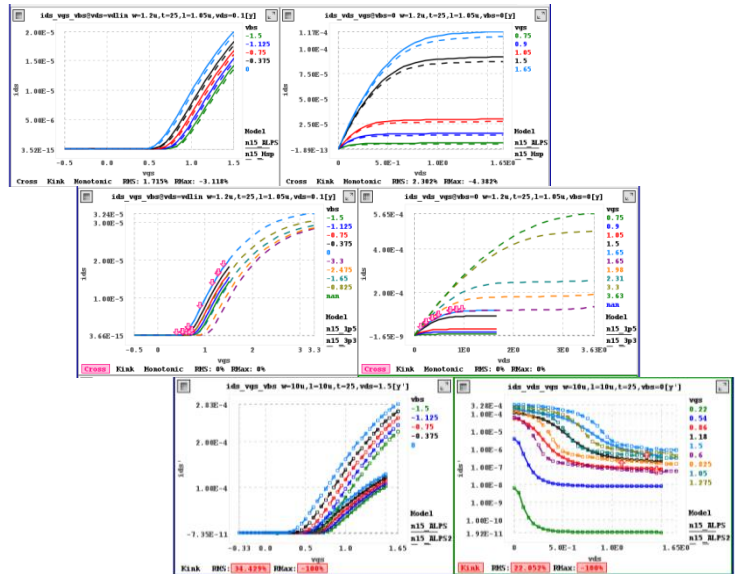


SRAM



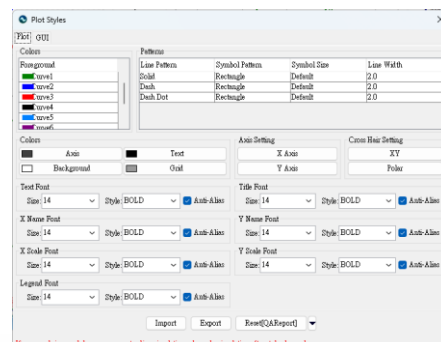
模型对比功能

- 模型版本对比
 - ◆ 不同版本模型对比验证
- 模型条件对比
 - ◆ 相同模型不同偏压条件对比验证
- 仿真器模型对比
 - ◆ 相同模型不同仿真器对比验证
- 数据与模型对比
 - ◆ 数据与模型对比验证精度
- 数据与数据对比
 - ◆ 数据与数据对比验证
- 模型批量对比
 - ◆ 批量模型验证与对比



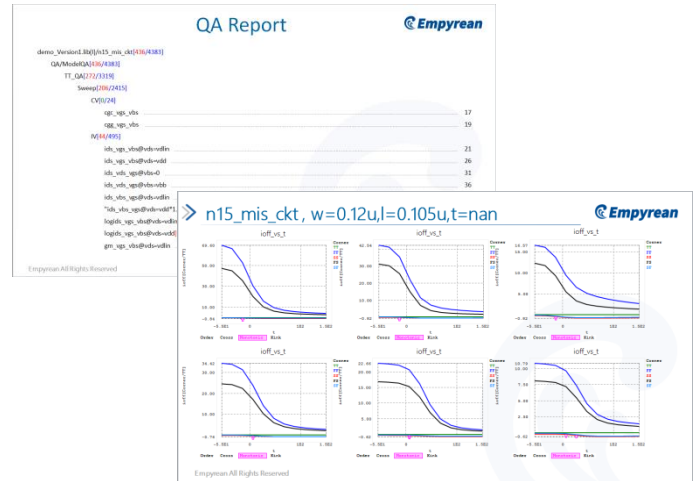
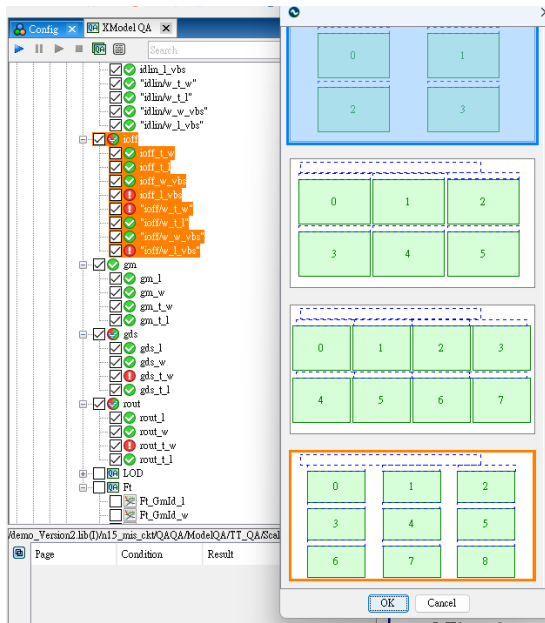
自定义全局绘图文字设定

- 支持自定义显示图与文字的颜色、线形与大小，自定义并且可以保存其风格配置文件



□ 报表功能

- 可输出默认PDF与PPT模版报表
- 支持 PPT Template 自定义模版
- QA 界面可视可选择 PPT 模版布局
- 支持输出验证图片与仿真表格
- 总结资讯 Excel 讯息输出



Task	demo_Version1.lib[/n15_mis_ckt]	demo_Version1.lib[/p15_ckt]
//cgc_vgs_vbs	Pass	
//cgg_vgs_vbs	Pass	
//ids_vgs_vbs@vds=vdlin	Pass	Cross,Monotonic
//ids_vgs_vbs@vds=vdd	Pass	Cross,Monotonic
//ids_vgs_vbs@vds=0	Pass	Pass
//ids_vgs_vbs@vds=vbb	Pass	Cross
//ids_vgs_vbs@vds=vdlin	Pass	Pass
//ids_vgs_vbs@vds=vdd*1.1"	Pass	
//logids_vgs_vbs		
//logids_vgs_vbs		
//gm_vgs_vbs@v		
//gds_vgs_vbs@v		
<i>Header table omitted for brevity</i>		

支持的平台

- X86 64-bit:
 - ◆ Red Hat Enterprise V6
 - ◆ Win10